

Altium 2004 –segédlet

Készítette: Nagy István

buenos@freemail.hu

A tervünk struktúrája:

A terv projekt fájlokból, és az azoknak alárendelt (hozza tartozó) dokumentumokból áll. Külön projekt kell a ny.á.k.-höz (.prjpcb), az fpga hardvertervezés (.prjfgp), az fpga-hardveren fűző beagazozott szoftverhez (.prjemb). Egy termék terveit ezek közül tőbbel is leírhatjuk, f leg jó, ha többen dolgoznak rajta. Ezen kívül lehet fpga-core, könyvtárössomag...

prjpcb .schlib .schdoc .pcplib .pcbdoc output : gerber fájlok ...	prjfgp .schdoc vhd .schlib .vhdl output : .bit	prjemb .c .asm output : .hex
---	---	---

A kapcsolási rajzokat mind2 esetben ugyanazzal a szerkesztővel szerkesztjük, csak más könyvtári alkatrészek használhatók hozzájuk.

A dxp –keretprogram:

- menük**: Mindig az aktuális fájlformátumnak (szerkesztő modulnak) megfelel menük jelennek meg.
- Bal oldali menü**: mindig látható, fölülként átkapcsolható, hozzá lehet adni, elvenni füleket. Projects: a fájlok, amikkel dolgozunk, hierarchikus nézetben. Files: file létrehozás, megnyitás... Célszer ez is el ugró menüvé alakítani, így több a hely: (a kis rajzszoög-embőlével)
- Jobb oldali menük**: ha rármutatunk a fülekre, el ugrik a menü. libraries: könyvtári böngészés. Messages: a dxp érkei a ténykedésünkre, bit csináltak, esetleges hibajelzés...
- Menühozzáadás**: Mindkét oldalhoz lehet hozzáadni a legalsó címsorból. Az utóljára hozzáadandó illeszkedik a gombsor végére! Így nem lesznek összevissza, egymás tetején a menük.
- Gyors menülérelés**: Billentyű vezérlés: A felső grafikus menüsor szélére **jobbklkk>customize>commands**. Itt kiválasztjuk a kategóriát, a m veletet, >edit majd hozzárendelhetünk billentyű (kódot). pl érdemes a **move>rotate selection**-hoz billentyű kódot adni, mert annálk nehézkes.
- Rendszer beállítások**: **Dxp>system>view>popup delay** végük nullára, hogy ne szüjjünk meg mindig a várakozás miatt.

1. PCB-project

1. létrehozunk a **file>new>pcb project** -fájlt. Elmentjük. (**file>save project as**)
2. A kezdeti kapcsolási rajz-fájl létrehozása: a bal oldali projects mez ben a prj fájlra: **jobb gomb>add new to project>schematic...** (.schdoc) Elmentjük. (schematic editor-ban)
3. ha a gyári könyvtárakban nem szerepl alkatrészt akarunk a rajzba tenni, akkor kapsrajz-könyvtár-fájlt (.schlib) kell a projecthez adni, abban megrajzolni az alkatrészeket. (**add new to project>schematic library**)
4. megszerkesztjük a kapsrajzot, elmentjük.
5. ha kell alkatrészt lista: **reports>bill of materials**
6. ha egy alkatrésznak olyan footprintje van, ami a könyvtárakban nem szerepel, új pcb könyvtárt (.pcplib) kell hozzáadni a projecthez, abban a kívánt footprinteket megrajzoljuk a gyártói ic-adatlapok alapján. (**add new to project>pcb library**)
7. ha szimulálni akarjuk: **design>simulate>mixed sim** (sima spice analóg/digi), vagy **tools>signal integrity** (a pre-layout si analízishez)
8. balra lent a: **files>new from template>pcb board wizard** megadjuk a ny.á.k.-ünk paramétereit. Létrejön egy pcbdoc fájl. Elmentjük. A projekt fülén emeljük rá a fájlt a projektünkre, majd **file>save all**
9. **design>import changes from [...>prjpcb] validate, execute, close.** Ekkor az alkatrészek odaerülnek a panelra. Ha külső fájl, vagy project alapján akarjuk tervezni a pcbt: **project>show differences>advanced mode**. Az egyik ablakban kiválasztjuk a pcb fájlt, a másikban a forrásfájlt-**ok** Megjelen listára **jobb gomb>update all in pcb**. Majd **create engineering change order>validate, execute...** Ha hibákat jelez, akkor a hibákat ki kell javítani a fájlban, kötéslistánban, és újrakezdeni. Ez footprint-nevek eltérése lehet. close. Kész.
10. Ha a pcb-n megváltoztattunk valamit, pl. footprintet, akkor: **design>update schematics in...** vagy **project>show differences...** mint az el bb
11. alkatrészek elrendezése. Manuálisan egyenként, (csak ennek van értelme, és m kód képes eredményt) vagy autoplacerrel (**tools>auto placement>autoplacer**)
12. huzalozás. manuálisan (**jobb gomb>interactive routing**,

vagy menü b I: csak ennek van értelme, és m kód képes eredményt), vagy autorouterrel az egészét (**auto route>all**), vagy darabokban-autorouterrel (**auto route>egyéb...**), vagy ezek kombinációjával.

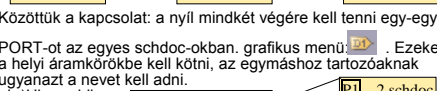
13. esetleg post-layout signal integrity analízis. (**tools>signal integrity**) Ha nem jó, vissza 1-2 lépést.
14. a gyártáshoz szükséges gerber fájlok elkészítése. (**file>fabrication outputs>gerber files**) Megjelenik a camtastic. Elmentünk mindent. A kilógó fájlokat adjuk a projecthez, majd mentünk mindent.

1.1 a schematic editor (Circuit Studio2004, kapcsolási rajz-szerkesztő , capture)

Nagyítás/kicsinyítés: page up/down gombokkal. Vagy ha bekapcsolva van a **sch>sheet**-füle, akkor abban a legegyszer bb a nagyítás, és ablakpozíció kezelése.

Ha a navigator-fület bekapcsoljuk, akkor egyszer az alkatrészt, vagy net keresése a lapon. (lent: **design compile>navigator**)

többoldalas kapcsolási rajzok: Egy áramkört több lapon szerkesztünk. Attékinthet bb. Létrehozunk a szükséges sch oldalakat, mint külön schdoc fájlokat, ugyanabban a projectben. a)Sima többoldalas:



Közöttük a kapcsolat: a nyíl mindkét végére kell tenni egy-egy PORT-ot az egyes schdoc-okban. grafikus menü: **DX**. Ezeket a helyi áramkörökbe kell kötni, az egymáshoz tartozóknak ugyanazt a nevet kell adni.

b)Hierarchikus:
Egy schdoc-ba beillesztünk do-

bozként egy másikat, amit már megszerkesztettünk. Ehhez a beillesztendőt (alárendelt) rajzba PORT-okat teszünk:

A feléreldeltbe pedig egy SHEET SYMBOL-t, aramásíks

sch portjainak megfelel SHEET ENTRYket
Vagy: a feléreldeltbe névze: **design>create sheet symbol from sheet** (amit be akarunk illeszteni.)

Hibaelen rzés: **design>synchronize sheet entries and sch...**

Alkatrészek: Az alkatrészek könyvtár-fájlokból találhatók. Abból lehet böngészni, amelyek meg van nyitva: jobbra a libraries fülnél lehet a megnyitott könyvtárakat köngészni. új megnyitása: jobbra a : **libraries fül>libraries...>install** (A meglév ek közül)

--Álk. Elhelyezés: Place part: **DX** vagy a jobb oldali menüb 1 a libraries-b 1 kiválasztjuk az alkatrészt. Ha el szór megadunk sorszámot (designator. Pl. ic1) akkor a többinél inkrementálja az (ic2, ic3...).

--Ha az összes lent van: **tools>force annotate all**. Ezzel automatikusan sorszámozza az összes alkatrészt.

--**Érték kiválasztás**: **tools>parameter manager**. Bepipáljuk, hogy miknek a paramétereit akarjuk állíthatni (alk.), majd listában azok megjelennek. Így lehet gyorsan értéket adni pl. passzív alkatrészeknek.

--**Alkat. forgatás**: kijelöl+mozgatás közben **space** gombot lenyomni. Ha közben kérdez valamit: ESC

--Minden alkatrészt egy könyvtári elem, azon túl tartozhat hozzá szimulációs spice-modell, si-szimul. (ibis) modell, footprint. Egyes alkatrészeknek van értéke: value (pl. 10nF)

Ezeket a component properties-nél nézhetjük/állíthatjuk. Itt lehet forgatni is.

Összekötetések: Sima vezeték rajzoláshoz: **DX**. Busz

rajzolása: **DX**. Ehhez leágazások rajzolása: **DX** Ahhoz hogy a leágazásokat meg lehessen különböztetni, címkekét kell rájuk

tenni: **DX**. (net label) 2 ugyanolyan nev leágazás össze is van kötve. A kés bb munka könyvtárára adjunk net címkekét a fontosabb sima vezetéknek is (pl. táp, kimenet...)

Net: egymással összeköttöt vezetékdarabok, alkatrészlábak.

Hibaelen rzés: **project>compile document...** Ezzel észrevéhet r pl. ha ugyanaz a neve 2 alkatrésznek... A messages-nél jelzi ezeket. Ha rákattintunk a hibára, megmutatja hol van. **Proj>Compile pcb prj** - az egész projectre ellen rz.

Autom. alkatr. Sorszámozás: **tools>annotate>update changes list** majd valide, execute, majd accept changes close. Ez az összes lapon szinkronizálja a meg nem adott, vagy átfeedéses neveket.

Footprint hozzáadás alkatrészhöz **comp.properties>eredetiit: remove, majd add>footprint>browse**. Kiválasztjuk az újat.

Egységes footprint állítás: Egy alkatrészt kiválasztunk, majd: **jobb ic>find similar>adjuik** miben hasonlítottolgotat keresünk >ok, a LIST panelen >addkijelöl összes footprintjét>edit selected>beir>enter>apply.

Spice-szimuláció: Ehhez el kell helyezni a földeket **DX**, és a forrásokat. Digitális szimulációhoz vannak külön digitális alkatrészek is: (ezek nem kerülnek pcb-re) A forrásoknak van default értékük, de meg lehet változtatni: **comp.properties>edit>parameters**. Ez egyéb források a libraries fül>simulation sources-nél

vannak. (sim.s könyvtár) Több szimulációs könyvtár is van források, matem.

Függvények, távezetékek, speciális (vezérelt forrás, integrátor, limiter, elvi alkatrészek)

--**Beállítások**: (analysis setup) **DX** mindig kell.

A **GENERAL**-nál hozzáadjuk azokat a net-eket, amiket vizsgálunk a szimulációban. Bepipáljuk a végértajnti kívánt analíziseket. Célszer el te elnevezni a neteket címkekével.

Operating point: dc munkaponti feszültségek kijelölt NET-ekre. **Transient/fourier**: Ez a jelek (net feszültségek, áramok, és azok függvényei) id tartomány belül, és ha bepipáljuk az en.four-t akkor a fr.spektrum -képeit ábrázolja. (fájlbá lent menteni)

Ha bepipáljuk a use initial cond.-t akkor kezdeti értéket lehet/kell adni a net-eknek. Erre való a **libraries>simul.sour.>ic (initial c)**. Id tartomány határait célszer megadni: kiszűrd a pipát a: **use transient defaults**-ról, ezután állítható: stop time, step time

Ac small signal: Az ac forrás feszültsége/árammá nem anny, mint amennyit megadunk, hanem minden frekvencián megméri a válaszokat, start freq-tól sop freq-ig. Átviteli függ. Es hálózatanalízis

Pole-zero: ua. mint az el z, csak itt nem kell forrás, és az átviteli fv.-nek a pólusait-zérusait határozza meg. Input/outputknk ki kell választani 1-1 net-et. (Lenyölő menü van, csak nem látszik, a value felirat alatt.)

Parametric sweep: Alkatrészt-rés hatásai a jelekre. Ki kell választani: variable (alkatrészt) érték tartományt. Monte carlo: el z hoz hasonló. De minden alkatrészt r réses.

--A szimuláció indítása: **design>simulate>mixed sim**. (vagy **DX**)

--A megjelent analízis-lapon beállítások: fft megjelenítés: **chart>create fft chart**, új jel-ábra (net) hozzáadás: **jobb click>add plot**. (itt megadhatunk tetsz leges net-jeleket, és azokból tetsz leges függvényeket) meglév ábrába új jel bevétel: **jobb c>add wave to plot**, vagy új: egyszer en kijelöljük a területet. Vissza: **jobb c>ft document**

Pre-layout signal integrity analízis (si)
Pcb terv el t csak reflexió-analízist lehet végezni, ahol a vezetéknek még csak elvi vezeték, itt még L-lel, Z0-l adjuk meg. Adottak még az alkatrészek ibis-modelljei. (A teljes si-analízist csak a már megtervezett vezet. pályákkal lehet elvégezni) **tools>signal integrity**. Ha nem minden alkatrésznél van ibis modellje, akkor rákérdez. **Analyze design**. Rákérdez L-re, Z0-ra. **Analyze design**. Megjelenik az si-ablak. Ki kell választani az analízist kívánt NET-eket. Hozzadjuk azt, hogy milyen lezárást alkalmazunk. Itt csak a reflexió analízis meg. Ennél az analízis célja, id /fr. Tartományban a 4szögletével vizsgálata. Megadunk toleranciahatárokat, amin belül még elfogadjuk a m kódést: túllövés (%)... Ezt: **menu>set tolerances>pcb si. rules**. Itt új si szabályokat adunk. Analízis eredménye: Melyik NET felelt meg a kritériumoknak, és az id diagramok+fft kirajzolása.

Nem érdemes pcb-el t illyesimivel próbálkozni.

--**A kijelzés**: Igrafikon-melyik ic-láb melyik net-en.

--**vonal=egyféle lezárást** esetén.

Multichannel: El fordul, hogy egy áramkörben több azonos rész van. (csatorna). Ilyenkor könnyíthet a tervezés, hogy nem kell minden egyes csatornát egyenként megoldozni. Az

általános csatornát külön schdoc-ba tegyük, majd sheet symbolként szűrjük be a f schdoc-ba. A multich. beszúrásnak speciális szabályai vannak. (repeat()-kulcsszózt alkalmaznak névadásoknál, vez. helyezett beszúrt csatlakoztatás sh.s.hoz... A TU01.12 Creating a Multi-channel Design.pdf -ben le van írva) **Import**: rengeteg programból lehet importálni pl. orcad. dsn kapsrajz-jelből (**file>open...**).

1.2 a schematic library editor:

--Megnítjuk a projects fülén a .schlib fájlnak. Megjelenik az schlib-menü (balra). Ebben **add>** megadjuk az új alkatrészt nevet. Elkezdhetjük megrajzolni. Ehhez 2 dolog kell:

place>rectangle, a körvonalnak, és **place>pin** a lábaknak. A lábaknak sorszámot, és nevet adunk. (duplakatt a lábra)

Megadjuk, hogy merre nézzen a láb: **orientation** (pl.0fok:balra néz, 90:lefelé...) Ha kész, a bal schlib menüben edit. Itt adhatunk si-modellt (paraméterek alapján választunk), footprintet (pcb könyvtárakból választunk.)(>add)... hozzá. Nevet, designator-t. Elmentjük a fájlt. Egy schlib-ben több alkatrészt is lehet. Amelyik éppen ki van jelölve a menüben, azzal dolgozunk.

--Footprint hozzáadása: A libraries menüben footprint gombra kapcsolva kiválasztjuk a megfelel t, tulajdonságok, nevet kijelöl, ctrl+c, majd a schlib-editorban az alkatrészt tulajdonságainál **add>footprint>name** ide ctrl+v, ok>ok. Egyszer bben: **add>footprint>browse**, vagy find.

Ha nincs telepítve olyan könyvtár, ami kellene:telepítjük: **[...>gomb>install**.

--Footprint hozzáadása: A libraries menüben footprint gombra kapcsolva kiválasztjuk a megfelel t, tulajdonságok, nevet kijelöl, ctrl+c, majd a schlib-editorban az alkatrészt tulajdonságainál **add>footprint>name** ide ctrl+v, ok>ok. Egyszer bben: **add>footprint>browse**, vagy find.

Ha nincs telepítve olyan könyvtár, ami kellene:telepítjük: **[...>gomb>install**.

1.3 a pcb library editor:

Ha nincs megléle footprint, csinálunk magunknak. **Add new to project>pcb lib**. Mentés. Megjelen balra a pcplib menü. **Jobbclick>new blank component**. Átnevezzük (duplaclick). Bármelyik rétegre lehet tenni vonalat, pad-et, via-t, kört, téglalapot: **DX**

Megrajzoljuk. Elmentjük. Lehet több footprint is 1 pcplib könyvtárban. Mindig a menüben kijelölött szerkesztjük.

1.4 a pcb editor (Protel2004)

A nyomtatott áramkört itt tervezzük a kapsrajz alapján. Mindenek el t **bb kell állítani néhány dolgot**:

--**jobb gomb>options>layer stack manager**: A használt rétegek, azok vastagsága, elhelyezkedése, Er-je, power plane-ek, azokhoz NET-ek hozzárendelése, (tulajdonságállítás: az ábrán duplakatt a rétegre) megadható hogy van-e, és milyen forgatólag.

Ezek az si-analízishez, és az si-alapú tervezéshez kellene.Drill pairs: együtt futt rétegek megadása.

--**jobb gomb>options>board opt.** : a grideket állítsuk nekünk +felel re. Ha az electrical grid túl nagy: nehezebb a huzalozás.

--**jobb gomb>options>board layers and colors** : +adjuk, melyik rétegek legyenek használatban.

--**jobb gomb>options>display>single layer mode** :ha egyszerre csak 1 réteget akarunk látni

--**netlist manager**: (**jobb gomb>options>edit nets**) Itt érdemea a NET-eket osztályokba sorolni (net class). Kés bb jól jön Pl. táp, nagyáramú, érzékeny, többi net... (a net classes alatt: **add**. Nevet adunk, hozzáadjuk az osztályhoz rendelt net-eket... kijelöl+kis nyíl)

--**jobb gomb>options>** itt lehet még a szerkesztéssel kapcsolatos egyéb dolgokat is beállítani.

--**design>rules**. Ez a legfontosabb. Szabályok vannak benne, de lehet hozzáadni új szabályokat is, ahol defaultul nincs szabály. (onnan lehet látni, hogy van-e, hogy az ablakban van-e bárm.) Meg kell adni. Ezen belül:

electrical>clearance>clearance: via-vezeték távolság. **Routing>width>width**: vezetékélesség. **Ha többféle vezeték vastagságot** akarunk, (net class-onként eltér)

Akkor a bal oldali fában a legalsó width-re **jobbclick>new rule**. Lesz kétféle v.b. szabály. Az egyikben az érvényességi kör legyen az egyik net-class, a másikban a másik. Nem all, hanem net class, és +kiválasztjuk (felette). Ha **megadott hullámm impedanciájú** vezetéseket akarunk, pl egy net classhoz, akkor a **characteristic imp.driv...>width**-et bepipáljuk, megadjuk Z0-t. (A kézi, és az autorouter is)

Routing>r.layers : mely rétegeket használjuk. Ellelérés: **routing>route.comers**.

Via: **route>route.via style**

Routing>fanout cnt. : a soklábú ic-k lábainak kivezetése problémás lehet. Az autorouter nem mindégny hogy vezet ki. pl. BGA-knál.

Mask: it a paszta, és forrgató maszkok **Plane**: power plane-ek beállítása. A via-k csatlakozása a plane hez lehet direkt, vagy relief. Ekkor természetesen kicsit szigetelve van a via a plane-t, l. míg az elektromos kapcsolat nem nagyon befolyásolja.

Tesztpontok: gyártás utáni tesztelést enélkül nehézkes lenne. (Testpoint...)

Manufacturing>hole size: A furatok. Ezt is lehet net osztályonként.

High speed>vias under... : hdi-knél szoktak via-in pad-ot alkalmazni.

High speed>matched net lengths: gyors szinkron digitális rendszerekben pl órajel-elosztások -hosszú vezetékkel kell hogy menjenek az egyes íségekhez. Ezt meanderzéssel oldják+. Ezt is net-ekkel, vagy net-osztályokkal célszer (pl c elosztó hálózatra csak, vagy egyéb vezérl jelekre)

High speed>length: max vezetékhozs. A sebességet korlátozza digitális rendszerekben. Hogy m ködjön a +adott sebességen, be kell tartani az Lmax-ot.

High speed>d.c stub: i. vezetékekálgazás. Ennek hossza a sebességet korlátozza.

Signal in>signal stimulus: si analízis vizsgálójele. **Signal i>overshoot, und...** : a túllövés max értéke. **Signal i>impedance**: max vezeték ellenállás (nem Z0)

Signal i>sig,pt/base value: max mennyire tolódhatnak el a logikai szintek.

Signal i>flight time: kapacitív+terjedési+reflektív jelésleltetés. **Signal i>slope**: fel/felutási id növekmények, a pcb által.

A tervezés: Ha már a panel mellett vannak az alkatrészek, lehet automatikusan elhelyezni autoplacerrel, de inkább egyenként úgy, hogy hasonlítson a kapsrajzra, a kapcsolásban lévő alkatrészek szorosan egymás mellé kerüljenek. Így érnet el, hogy minden vezeték a lehet legrövidebb legyen.

Huzalozás szintén manuálisan, alul lehet, amit nem, azt: **autoroute>net/component/connection**. Amíg nincs 1 net bekötve, addig annál egyenesen fehér vonal jelzi a kapcsolatot. Elrendezés, rétegszám tesztelésre jó, ha **autoroute>all**-esetén rövid id alatt be tudja kötni az összes net-et. (utána

